

# Paolo Carniti

## Curriculum Vitae

✉ [paolo.carniti@mib.infn.it](mailto:paolo.carniti@mib.infn.it)

### Istruzione e formazione

- 21/02/2018 **Dottorato di Ricerca in Fisica e Astronomia**, *Curriculum Fisica Subnucleare e Tecnologie Fisiche*, Università degli Studi di Milano Bicocca.  
Titolo elaborato finale: Electronic instrumentations for High Energy Particle Physics and Neutrino Physics (Strumentazioni elettroniche per la fisica delle alte energie e la fisica del neutrino).
- 26/03/2014 **Laurea Magistrale in Fisica**, *Università degli Studi di Milano Bicocca*, Valutazione: 105/110.  
Titolo elaborato finale: Sviluppo e caratterizzazione di CLARO-CMOS, un ASIC per l'elettronica di front-end dei fotomoltiplicatori a pixel per l'upgrade del RICH di LHCb.
- 29/11/2010 **Laurea Triennale in Fisica**, *Università degli Studi di Milano Bicocca*, Valutazione: 103/110.  
Titolo elaborato finale: Sviluppo e implementazione del firmware, basato su microcontrollore 8051, per il preamplificatore dell'esperimento CUORE.
- 07/2007 **Diploma di maturità scientifica**, *Liceo scientifico F. Lussana*, Bergamo (BG), Valutazione: 100/100.

### Attività lavorativa

- 2018–in corso **Assegnista di Ricerca**, *Università degli Studi di Milano Bicocca*.  
Titolo progetto di ricerca: Fast, high resolution, radiation tolerant photodetectors and electronics for HL-LHC experiments (Fotorivelatori ed elettronica veloci, ad alta risoluzione spaziale e resistenti alla radiazione per esperimenti a HL-LHC).
- giugno–dicembre 2014 **Laboratory Technologist**, *University of South Carolina c/o Università degli Studi di Milano Bicocca*.  
Ruolo: responsabile dell'assemblaggio, caratterizzazione e calibrazione dell'elettronica di front-end dell'esperimento CUORE.

### Attività di responsabilità

- 2020–in corso Coordinatore del working group del per lo sviluppo del sistema di acquisizione dell'esperimento CROSS
- 2019–in corso Primo progettista del circuito integrato ALDOv2 per l'esperimento CMS.
- 2019–in corso Membro del Technical Board dell'esperimento CUPID, in qualità di responsabile dell'elettronica.

### Attività didattica e terza missione

- 2018–in corso Professore a contratto per il corso Laboratorio I della laurea triennale in Fisica presso l'Università degli Studi di Milano Bicocca.
- 2015–in corso Correlatore di sei tesi triennali e due magistrali del corso di laurea in Fisica presso l'Università degli Studi di Milano Bicocca.
- 2015–2020 Organizzatore e tutor di cinque edizioni dell'evento *LHCb International Physics Masterclasses* presso l'Università di Milano Bicocca, volto ad introdurre gli studenti delle scuole superiori alla Fisica delle alte energie.
- 2014 Tutor volontario per BergamoScienza, festival scientifico a scopo divulgativo.
- 2011 Vincitore bando "150 ore" presso l'Università degli Studi di Milano Bicocca. Progetto: Sviluppo di esperienze di laboratorio basate su FPGA per il corso "Laboratorio di Elettronica Digitale" della laurea in Fisica.

### Attività tecnologica per INFN (conto terzi)

- Tecnologix s.r.l. Sviluppo del circuito analogico per la misura dei parametri caratteristici di celle fotovoltaiche per l'utilizzo in catena di produzione. Il progetto comprende progettazione, produzione, ottimizzazione, test, sviluppo di software per raccolta ed analisi dati. Il sistema di misura prodotto è stato installato su diverse macchine per la produzione di celle fotovoltaiche attualmente operative in Cina (gruppo Applied Materials).
- Luigi Ferrari s.r.l. Sviluppo di un sistema elettronico basato su microcontrollore per il monitoraggio del funzionamento di un impianto idraulico e azionamento di elettrovalvole.

## Attività scientifica

Per maggior chiarezza ho suddiviso la descrizione della mia attività di ricerca per area tematica anziché per ordine cronologico.

### Fisica delle alte energie

#### 2013–in corso **LHCb (CERN)**

A partire dal 2019 l'esperimento LHCb sarà aggiornato per lavorare ad una luminosità più elevata, permettendo un aumento della statistica accumulata di un fattore 5 su base annua. Questo aggiornamento richiederà che tutti i sottosistemi dei vari rivelatori siano in grado di operare in sincronia con il tasso di interazione dei protoni, pari a 40 MHz, senza tempi morti.

A partire dalla tesi di laurea magistrale, la mia attività per questo esperimento si è focalizzata sull'aggiornamento dei rivelatori RICH, responsabili dell'identificazione delle particelle prodotte nella collisione protone-protone mediante la rivelazione di radiazione Cherenkov. Per questo rivelatore sarà necessario sostituire tutti i fotorivelatori ibridi HPD e l'elettronica incapsulata all'interno di essi. Il nuovo piano fotosensibile sarà basato su tubi fotomoltiplicatori multi-anodo (MaPMT) ed elettronica di lettura esterna grazie ad un ASIC dedicato, denominato CLARO.

Oltre a questo primo aggiornamento, si stanno avviando gli studi per un ulteriore aggiornamento, programmato per il 2030, nel quale la luminosità sarà aumentata di un fattore 10. Per questa fase sarà necessario adottare dei fotorivelatori dotati di maggiore risoluzione spaziale e temporale, per minimizzare il pile-up. Il mio contributo può essere riassunto nei seguenti punti:

- *Caratterizzazione fotorivelatori MaPMT*  
Ho contribuito alle misure di caratterizzazione delle prestazioni dei fotorivelatori, modello Hamamatsu R11265 e H12700, che hanno permesso a questi due modelli di essere selezionati per l'utilizzo nel rivelatore finale.
- *Progettazione circuito integrato CLARO*  
Ho partecipato alla progettazione del chip in ogni sua revisione. In particolare, ho progettato il registro di configurazione digitale del primo prototipo dell'ASIC (CLARO-CMOS a 4 canali), tramite sintesi di un registro SPI in VHDL. Nelle revisioni successive (CLARO a 8 canali) mi sono occupato del design dello stadio di uscita (comparatore). Il chip è realizzato in tecnologia CMOS 0.35  $\mu\text{m}$  di ams. Dovendo operare in ambiente ad alta radiazione, il chip è stato progettato con apposite tecniche e soluzioni per resistere ai livelli di radiazione attesi.
- *Misure di caratterizzazione CLARO*  
Mi sono occupato delle misure di caratterizzazione e ottimizzazione del chip durante le fasi dello sviluppo. I parametri di funzionamento, quali velocità, rumore, jitter, consumo, crosstalk, reiezione all'alimentazione e molti altri, sono stati studiati in funzione di diversi fattori esterni come ad esempio vari tipi di fotorivelatori, capacità parassite, temperatura, umidità, sorgenti di alimentazione, tramite l'utilizzo di un sistema automatizzato per il controllo della strumentazione di misura. Questo studio accurato ed esaustivo ha consentito al CLARO di essere considerato come idoneo per l'utilizzo nel RICH di LHCb.
- *Test su fascio*  
Ho partecipato attivamente alle numerose misure su fascio effettuate tra il 2014 e il 2017 per validare il progetto della catena opto-elettronica e le sue prestazioni in un contesto simile a quello finale. Mi sono occupato dell'analisi delle misure quali scansioni di DAC, calibrazioni delle soglie e crosstalk.
- *Fotorivelatori per il secondo aggiornamento del RICH di LHCb*  
Ho partecipato allo studio dei più recenti modelli di fotorivelatori quali fotomoltiplicatori al silicio (SiPM) e PMT a micro-channel plate (MCP-PMT), in grado di offrire una maggiore risoluzione spaziale e temporale rispetto ai MaPMT. Sono il principale responsabile del nostro gruppo per la campagna di irraggiamento di questi nuovi dispositivi, la quale ha dimostrato che i SiPM attuali sono in grado di resistere ai livelli di radiazione attesi, solo se mantenuti a temperature criogeniche.

#### 2017–in corso **CMS (CERN)**

In vista della fase ad alta luminosità di LHC (HL-LHC) prevista per il 2025, è in fase di sviluppo un nuovo rivelatore denominato Barrel Timing Layer (BTL), in grado di mitigare considerevolmente il problema dell'aumento del pile-up. Questo rivelatore sarà in grado di fornire l'informazione temporale per le particelle al minimo di ionizzazione che lo attraversano, permettendo quindi una migliore separazione tra i diversi vertici primari (interazioni protone-protone). Questo rivelatore sarà basato su cristalli scintillanti (LYSO), accoppiati a fotorivelatori (SiPM), letti da un ASIC progettato appositamente (TOFHiR), formando un

sottile pannello da posizionare di fronte al calorimetro elettromagnetico.

Il mio contributo può essere riassunto nei seguenti punti:

- *Progettazione circuito integrato ALDOv2*

Ho progettato interamente un regolatore lineare integrato a basso drop-out, denominato ALDOv2, evoluzione di un precedente prototipo che era stato sempre da me progettato per LHCb. Lo scopo di questo chip è duplice. Il primo è quello di filtrare e regolare con più precisione e stabilità la tensione di alimentazione prodotta dai regolatori DCDC progettati dal CERN (FEAST-MP) e necessarie per il chip di front-end (TOFHiR) e per altri chip ausiliari su altre schede (GBT-SCA e IpGBT). Il secondo è quello di regolare le tensioni di polarizzazione di gruppi di 16 SiPM, in modo da permettere un aggiustamento più fine del loro punto di lavoro, anche in funzione del loro deterioramento dovuto alla radiazione. ALDOv2 è stato progettato con particolari tecniche di layout per renderlo resistente ai livelli di radiazione previsti in questo rivelatore. La tecnologia utilizzata è fornita da ON Semiconductor (I3T80 CMOS 0.35  $\mu\text{m}$ ). Il progetto è stato terminato nel Luglio 2019 e i primi prototipi prodotti sono attesi nel Novembre 2019. Il progetto ALDOv2 è un'importante elemento per il funzionamento ottimale del rivelatore ed è indicato come "baseline" nel Technical Design Report del rivelatore (CERN-LHCC-2019-003).

- *Campagna di test e di irraggiamento*

Sono responsabile di tutta la campagna di test e caratterizzazione che verrà svolta nell'immediato futuro per qualificare le prestazioni del chip, anche in seguito al danno da radiazione.

- *Integrazione nella read-out unit*

Sono direttamente coinvolto nel progetto e nell'integrazione del chip nel sistema elettronico denominato read-out unit (RU) che include i fotorivelatori SiPM, l'interfaccia tra fotorivelatori ed elettronica, i chip di front-end, il chip ALDOv2 stesso e tutta l'elettronica di back-end (GBT-SCA, IpGBT, FEAST-MP, eccetera).

## Fisica del neutrino

### 2015–in corso **CUORE (LNGS)**

L'esperimento CUORE ricerca il doppio decadimento beta senza emissione di neutrini con tecnica bolometrica nel Tellurio-130. Nella tecnica bolometrica i rivelatori sono tenuti a temperature criogeniche (circa 10 mK) ed ogni rilascio di energia nel cristallo viene rivelato tramite un aumento di temperatura del termistore al germanio NTD incollato sul cristallo stesso. Il ruolo dell'elettronica di lettura per i 988 canali installati in CUORE è particolarmente cruciale date le caratteristiche uniche dei segnali analizzati, che richiedono rumore a bassa frequenza estremamente contenuto, elevata stabilità nel tempo ed ottima reiezione dei disturbi ambientali.

Il mio contributo può essere riassunto nei seguenti punti:

- *Ottimizzazione e calibrazione dell'elettronica di front-end*

Mi sono occupato interamente dell'ottimizzazione circuitale, dell'assemblaggio, della caratterizzazione delle prestazioni, calibrazione in temperatura e ottimizzazione della reiezione di modo comune di tutti gli oltre 1000 canali. Ho costruito un sistema automatizzato di test in camera climatica per misurare e compensare la deriva termica, raggiungendo la specifica richiesta necessaria per il funzionamento ottimale del rivelatore. Ogni singolo canale è stato calibrato per ottimizzare la reiezione del modo comune e verificare che tutte le specifiche fossero soddisfatte, individuando eventuali difetti di produzione. Le prestazioni di ogni canale sono state raccolte in un database.

- *Ottimizzazione dell'elettronica di calibrazione e stabilizzazione del rivelatore*

Mi sono occupato dell'ottimizzazione circuitale e della valutazione delle prestazioni del sistema elettronico per la calibrazione della risposta del rivelatore. Questo sistema elettronico consente di iniettare impulsi periodici a basso rumore e alta stabilità per correggere eventuali derive del singolo rivelatore.

- *Sviluppo di firmware, software di controllo e software di stabilizzazione*

Ho sviluppato il firmware dell'elettronica di controllo del preamplificatore e del front-end, oltre al software per la gestione di alto livello di diversi sistemi che compongono l'elettronica quali front-end e DCDC. Mi sono occupato anche allo sviluppo del software responsabile della stabilizzazione della temperatura del rivelatore, basato su un algoritmo PID.

- *Installazione*

Sono stato responsabile dell'installazione dell'elettronica presso i LNGS, collaborando con il servizio tecnico dei LNGS per l'integrazione ottimale dei vari sistemi. In loco mi sono occupato di tutte le verifiche di funzionamento e dell'ottimizzazione della configurazione di massa per minimizzare il rumore.

### 2016–in corso **CUPID (LNGS)**

L'esperimento CUPID rappresenta un aggiornamento dell'esperimento CUORE con l'obiettivo di migliorare considerevolmente la reiezione del fondo, aggiungendo l'identificazione delle particelle che hanno rilasciato energia nel bolometro. Un primo dimostratore, CUPID-0, è già entrato in funzione ed è basato su cristalli scintillanti di  $Zn^{82}Se$ , i quali sono in grado di produrre un diverso segnale di luce in funzione del tipo di particella, discriminando così il fondo alfa dal segnale di interesse.

Il mio contributo può essere riassunto nei seguenti punti:

- o *Elettronica di front-end per CUPID-0*

Per l'elettronica di front-end di CUPID-0 mi sono occupato delle medesime attività svolte per CUORE. L'ottimizzazione di alcuni parametri di funzionamento legati alla polarizzazione del rivelatore è stata personalizzata per le diverse caratteristiche degli NTD di CUPID-0.

- o *Sviluppo del nuovo preamplificatore*

Ho selezionato il nuovo transistor di ingresso JFET per una versione aggiornata del preamplificatore, che consentirà di diminuire ulteriormente il rumore dell'elettronica di lettura.

- o *Sviluppo del nuovo filtro anti-aliasing con DAQ integrato*

Ho interamente riprogettato il filtro anti-aliasing, espandendone considerevolmente le funzioni. Il nuovo filtro ha frequenza di taglio impostabile digitalmente con 10 bit tra 24 Hz e 2.5 kHz e offre la possibilità di funzionare anche come digitalizzatore (DAQ), grazie a degli ADC a 250 kps e 24 bit di risoluzione installati sulla scheda. La lettura dei dati avviene tramite una FPGA, che comunica con il server di DAQ tramite protocollo UDP.

- o *Membro del Technical Board*

Sono membro del Technical Board dell'esperimenti in qualità di responsabile dell'elettronica, con il compito di discutere e coordinare le azioni della collaborazione per quanto riguarda la parte tecnica dell'esperimento.

## 2019–in corso **CROSS (LSC, Canfranc)**

L'esperimento CROSS è un esperimento di nuova generazione per la ricerca del doppio decadimento beta senza neutrini che entrerà in funzione nei laboratori sotterranei di Canfranc. CROSS utilizza una tecnica innovativa per la reiezione del fondo radioattivo che consiste nell'avvolgere il rivelatore con un sottile deposito di Alluminio, il quale permette di discriminare eventi superficiali dovuti al fondo da eventi di segnale avvenuti nel bulk del cristallo. La separazione è possibile grazie alla tecnica della pulse-shape discrimination (PSD).

Il mio contributo può essere riassunto nei seguenti punti:

- o *Elettronica di front-end per CROSS*

Il progetto dell'elettronica di front-end di CROSS è derivato dagli studi fatti precedentemente per CUORE e CUPID-0 ma incorpora nuovi principi per minimizzare il rumore vibrazionale (microfonico) grazie ad un diverso sistema di alloggiamento e connessione dell'elettronica con il rivelatore.

- o *Sviluppo del nuovo filtro anti-aliasing con DAQ integrato*

La scheda di DAQ sviluppata per CUPID sarà utilizzata anche per CROSS. La sua alta velocità di acquisizione rispetto ai sistemi commerciali utilizzati in CUORE è un requisito fondamentale per poter effettuare gli algoritmi di PSD.

## Fisica della materia oscura

### 2016–2019 **COSINUS (LNGS)**

COSINUS è un esperimento di CSN 5 per la ricerca della materia oscura. Il suo scopo è quello di verificare la presenza di una modulazione annuale nel segnale proveniente da cristalli scintillanti di NaI, dovuta allo scattering tra WIMP e i nuclei del rivelatore. L'esperimento utilizza la tecnica bolometrica per rivelare sia i segnali termici, che quelli generati dalla luce di scintillazione, utilizzando termistori TES.

Il mio contributo può essere riassunto nei seguenti punti:

- o *Sistema di stabilizzazione e calibrazione*

Mi sono occupato del sistema elettronico di calibrazione e stabilizzazione, che deve essere in grado di polarizzare i TES e mantenerli nel corretto punto di lavoro, vicino alla transizione superconduttiva. Il sistema è basato su una versione migliorata di quello di CUORE, permettendo la scelta di diversi intervalli di corrente e una più alta risoluzione. Il sistema sviluppato ha migliorato considerevolmente il funzionamento dei TES, permettendo una maggiore versatilità e un maggior controllo del punto di polarizzazione del termistore. In seguito a questi risultati, anche l'esperimento CRESST ha espresso un interesse per una versione personalizzata di questo sistema.

Al momento la collaborazione con questo esperimento è stata interrotta.

## Contributi a conferenze scientifiche

- Luglio 2019 Milano: poster presentato alla conferenza LTD-2019, *High resolution digitization system for the CROSS experiment*.
- Agosto 2018 Mosca: contributo orale alla conferenza RICH-2018, *Photon detectors and front-end electronics for RICH detectors in high particle density environments*.
- Ottobre 2017 Atlanta: poster presentato alla conferenza NSS-MIC-2017, *Very high performance stabilization and data acquisition systems for the COSINUS experiment*.
- Marzo 2017 Venezia: poster presentato alla conferenza NEUTEL-2017, *Front-end electronics for large arrays of macro-bolometers* (in rappresentanza delle collaborazioni CUORE e CUPID).
- Settembre 2016 Bled: poster presentato alla conferenza RICH-2016, *Beam test results for the upgraded LHCb RICH optoelectronic readout system* (in rappresentanza della collaborazione LHCb).
- Maggio 2015 La Biodola: poster presentato alla conferenza FDFP-2015, *ALDO: a radiation-tolerant, low-noise, adjustable low drop-out linear regulator in 0.35  $\mu\text{m}$  CMOS technology*.
- Settembre 2014 Aix-en-Provence: poster presentato alla conferenza TWEPP-2014, *CLARO-CMOS: a fast, low power and radiation-hard front-end ASIC for single-photon counting in 0.35 micron CMOS technology*.
- Luglio 2014 Ginevra: poster presentato alla conferenza AMICSA-2014, *The CLARO ASIC: a fast and low power front-end ASIC for single-photon counting*.

## Pubblicazioni scientifiche

Autore e co-autore di un totale 376 pubblicazioni. h-index: 42 (fonte Scopus). La lista completa delle pubblicazioni è consultabile all'indirizzo <http://orcid.org/0000-0002-7820-2732>.

## Altre attività lavorative

- 2005–2013 Attività di assemblaggio e riparazione PC personalizzati. Assistenza tecnica e di supporto per computer in ambiente Windows e Linux. Attività semi-hobbistica per finanziare gli studi universitari.

## Corsi di specializzazione

- 2017 *Verilog and SystemVerilog for Design* (Rutherford Appleton Laboratories, 27 febbraio - 2 marzo 2017).
- 2015 *VI Scuola Nazionale di Rivelatori ed Elettronica per la Fisica delle Alte Energie, Astrofisica, Applicazioni Spaziali e Fisica Medica & RADFAC 2015* (INFN-LNL, 23-27 marzo 2015).

## Competenze tecniche

- Abilità informatiche** Ottima conoscenza e capacità d'utilizzo di PC in ambiente Microsoft Windows e degli applicativi di videoscrittura, foglio di calcolo e strumenti di presentazione (Microsoft Word/Excel/PowerPoint/L<sup>A</sup>T<sub>E</sub>X). Ottima conoscenza e capacità di utilizzo di sistemi Linux, anche embedded (networking, etc.). Esperienza di amministrazione di un server/workstation Linux (CentOS 6.x) per design di circuiti integrati con software Cadence Virtuoso e di un server di archiviazione cloud basato su ownCloud. Ottima capacità di programmazione in C/C++ e in ambiente MATLAB. Ottime competenze nello sviluppo di interfacce grafiche (GUI) scritte in linguaggio MATLAB. Buona conoscenza del framework ROOT.
- Progettazione e analisi circuitale** Ottima conoscenza dei software per la progettazione e la simulazione dei circuiti elettronici a componenti discreti e produzione di circuiti stampati (ORCAD Capture/PSpice/PCB editor). Ottima esperienza nella progettazione, test e ottimizzazione di circuiti a basso rumore ed elevata stabilità sia in contesti di dispositivi di potenza che di amplificazione di piccoli segnali. Ottime competenze nell'uso del software Cadence Virtuoso per la progettazione, simulazione e layout di circuiti integrati. Maturata esperienza nella produzione di due ASIC realizzati in tecnologia CMOS 0.35  $\mu\text{m}$  di ams. Ottima esperienza con la tecnologia HV I3T80 di ON Semiconductor. Ottima esperienza nel design di circuiti resistenti al danno da radiazione grazie ad apposite tecniche di layout.
- Sistemi di misurazione e acquisizione dati** Ottima capacità d'utilizzo della strumentazione per misure di laboratorio e per l'acquisizione di segnali (impulsatori, oscilloscopio, ADC, DAC, amplificatori, alimentatori classici e ad alta tensione, formatori analogici e digitali) e loro elaborazione. Buona esperienza con dispositivi di acquisizione National Instruments e controllo remoto di strumenti via GPIB o Ethernet. Maturata esperienza nello sviluppo di sistemi automatici per la caratterizzazione, calibrazione e test di sensori e strumentazione elettronica.

Sistemi embedded	Maturata esperienza nella progettazione hardware e firmware di sistemi embedded basati su microcontrollori ARMv7 e ARM Cortex-M. Ottima conoscenza dell'ambiente di sviluppo Keil $\mu$ Vision 5 e l'uso di sistemi operativi realtime per dispositivi embedded (Keil RTX, $\mu$ C/OS e altri). Conoscenza dei protocolli di comunicazione I2C, SPI, CAN, Ethernet per l'interfaccia dei microcontrollori con PC o periferiche esterne.
FPGA ed elettronica digitale	Ottima esperienza nella programmazione e sintesi di circuiti digitali sia per FPGA che per circuiti integrati, maturata nello sviluppo del circuito di configurazione digitale di un ASIC e nella progettazione di un sistema basato su FPGA per acquisizione dati. Buona conoscenza di Verilog e SystemVerilog. Conoscenza di VHDL. Ottima esperienza con FPGA Altera MAX 10 e System-on-Chip Altera Cyclone V.
Rivelatori e sensori	Ottima esperienza nell'utilizzo di diversi fotorivelatori a pixel quali MaPMT, SiPM, MCP-PMT e nello sviluppo di elettronica di lettura per questi dispositivi, sia integrata che a componenti discreti.

## Competenze linguistiche

Lingua madre **Italiano**

Seconda lingua **Inglese**

*Ascolto: ottimo – Lettura: ottimo – Interazione: buono  
Produzione orale: buono – Produzione scritta: ottimo.*

## Altre attività personali

Appassionato di montagna, arrampicata e alpinismo. Autore di un centinaio di ripetizioni di vie di arrampicata classica fino al VII grado e autore di ripetizioni di vie di arrampicata sportiva fino al 7a a vista e 7a+ lavorato veloce. Dal 2013 volontario istruttore presso la palestra di arrampicata del Club Alpino Italiano di Ponte San Pietro.

Le dichiarazioni rese nel presente curriculum sono da ritenersi rilasciate ai sensi degli artt. 46 e 47 del D.P.R. 445/2000.

**Paolo Carniti**

✉ [paolo.carniti@mib.infn.it](mailto:paolo.carniti@mib.infn.it)

25 giugno 2020



### Pubblicazioni principali

- 1 *High resolution digitization system for the CROSS experiment.*  
Carniti, P. and others. J. Low. Temp. Phys., vol. 199, 3-4, pp. 833-839 (2020).  
DOI: 10.1007/s10909-019-02249-9. arXiv: 1908.11242.
- 2 *A low noise and low power cryogenic amplifier for single photoelectron sensitivity with large arrays of SiPMs.*  
Carniti, P. and others. JINST, vol. 15, 01, pp. P01008 (2020).  
DOI: 10.1088/1748-0221/15/01/P01008. arXiv: 1911.06562.
- 3 *A MIP Timing Detector for the CMS Phase-2 Upgrade.*  
CMS Collaboration. CERN-LHCC-2019-003; CMS-TDR-020 (2019).  
Link: [cds.cern.ch/record/2667167](https://cds.cern.ch/record/2667167).
- 4 *Single photon detection with SiPMs irradiated up to  $10^{14} \text{ cm}^{-2}$  1-MeV-equivalent neutron fluence.*  
Calvi, M. and others. Nucl. Instrum. Meth., vol. A922, pp. 243-249 (2019).  
DOI: 10.1016/j.nima.2019.01.013. arXiv: 1805.07154.
- 5 *A High Precision Pulse Generation and Stabilization System for Bolometric Experiments.*  
Alfonso, K. and others. JINST, vol. 13, 02, pp. P02029 (2018).  
DOI: 10.1088/1748-0221/13/02/P02029. arXiv: 1710.05565.
- 6 *A front-end electronic system for large arrays of bolometers.*  
Arnaboldi, C. and others. JINST, vol. 13, 02, pp. P02026 (2018).  
DOI: 10.1088/1748-0221/13/02/P02026. arXiv: 1710.06365.
- 7 *The Faraday room of the CUORE Experiment.*  
Bucci, C. and others. JINST, vol. 12, 12, pp. P12013 (2017).  
DOI: 10.1088/1748-0221/12/12/P12013. arXiv: 1710.05614.
- 8 *CLARO: an ASIC for high rate single photon counting with multi-anode photomultipliers.*  
Baszczyk, M. and others. JINST, vol. 12, 08, pp. P08019 (2017).  
DOI: 10.1088/1748-0221/12/08/P08019.
- 9 *Test of the photon detection system for the LHCb RICH Upgrade in a charged particle beam.*  
Baszczyk, M. and others. JINST, vol. 12, 01, pp. P01012 (2017).  
DOI: 10.1088/1748-0221/12/01/P01012. arXiv: 1610.02879.
- 10 *The supply voltage apparatus of the CUORE experiment.*  
Arnaboldi, C. and others. Nucl. Instrum. Meth., vol. A824, pp. 340-342 (2016).  
DOI: 10.1016/j.nima.2015.09.101.
- 11 *A low noise and high precision linear power supply with thermal foldback protection.*  
Carniti P., C. and others. Review of Scientific Instruments (2016).  
DOI: 10.1063/1.4948390.
- 12 *Very low noise AC/DC power supply systems for large detector arrays.*  
Arnaboldi, C. and others. Rev. Sci. Instrum., vol. 86, 12, pp. 124703 (2015).  
DOI: 10.1063/1.4936269.
- 13 *Characterization of the Hamamatsu H12700A-03 and R12699-03 multi-anode photomultiplier tubes.*  
Calvi, M. and others. JINST, vol. 10, 09, pp. P09021 (2015).  
DOI: 10.1088/1748-0221/10/09/P09021. arXiv: 1506.04302.
- 14 *A technique for noise measurement optimization with spectrum analyzers.*  
Carniti, P. and others. JINST, vol. 10, 08, pp. P08016 (2015).  
DOI: 10.1088/1748-0221/10/08/P08016.

- 15 *CLARO-CMOS, a very low power ASIC for fast photon counting with pixellated photodetectors.*  
Carniti, P. and others. JINST, vol. 7, pp. P11026 (2012).  
DOI: 10.1088/1748-0221/7/11/P11026. arXiv: 1209.0409.

25 giugno 2020

Paolo Carniti